

ΨΗΦΙΑΚΑ ΚΥΚΛΩΜΑΤΑ - ΕΡΓΑΣΤΗΡΙΑΚΗ ΑΣΚΗΣΗ 8

ΣΤΟΙΧΕΙΑ ΜΝΗΜΗΣ – ΚΑΤΑΧΩΡΗΤΕΣ

Σκοπός: Η μελέτη της λειτουργίας των καταχωρητών. Θα υλοποιηθεί ένας απλός στατικός καταχωρητής 4-bit με Flip-Flop τύπου D και θα μελετηθεί ο καταχωρητής παράλληλης φόρτωσης και σειριακής ολίσθησης δεδομένων.

8.1 Θεωρητική εισαγωγή

8.1.1 Καταχωρητές

Ένα ακολουθιακό κύκλωμα με ρολόι αποτελείται από *flip-flop* και από συνδυαστικές πύλες συνδεδεμένες έτσι ώστε να δίνουν ανάδραση. Τα *flip-flop* παίζουν ουσιαστικό ρόλο. Αν λείπουν αυτά, τότε το κύκλωμα θα είναι καθαρά συνδυαστικό (αν βέβαια δεν έχει ανάδραση). Από την άλλη μεριά, ένα κύκλωμα που περιέχει μόνο *flip-flop* είναι ακολουθιακό, ακόμα και αν δεν έχει συνδυαστικές πύλες.

Οι καταχωρητές, (όπως οι μετρητές και οι μνήμες) χρησιμοποιούνται ευρύτατα στο σχεδιασμό ψηφιακών συστημάτων, γενικά, καθώς και ψηφιακών υπολογιστών ειδικότερα. Οι καταχωρητές είναι επίσης χρήσιμοι στη σχεδίαση ακολουθιακών κυκλωμάτων. Η γνώση συνεπώς της λειτουργίας τους είναι απαραίτητη για την κατανόηση της οργάνωσης και της σχεδίασης των ψηφιακών συστημάτων.

Ένας καταχωρητής (*register*) είναι μια ομάδα από δυαδικά κύτταρα αποθήκευσης, που είναι κατάλληλα για να κρατάνε δυαδικές πληροφορίες. Μια ομάδα *flip-flop* αποτελεί έναν καταχωρητή, αφού κάθε *flip-flop* μπορεί να αποθηκεύσει ένα bit πληροφορίας. Ένας καταχωρητής των n-bit περιέχει n-*flip-flop* και άρα είναι σε θέση να αποθηκεύσει οποιαδήποτε δυαδική πληροφορία περιέχει n-bit. Επιπλέον των *flip-flop*, ένας καταχωρητής μπορεί να περιέχει πύλες για να εκτελούν διάφορες λειτουργίες επεξεργασίας δεδομένων. Με την ευρύτερη έννοια ένας καταχωρητής αποτελείται από ένα σύνολο *flip-flop* και από πύλες για την επίτευξη της μεταφοράς των πληροφοριών. Τα *flip-flop* κρατούν τις δυαδικές πληροφορίες και οι πύλες ελέγχουν το πότε και πως θα μεταφερθούν νέες πληροφορίες μέσα στον καταχωρητή.

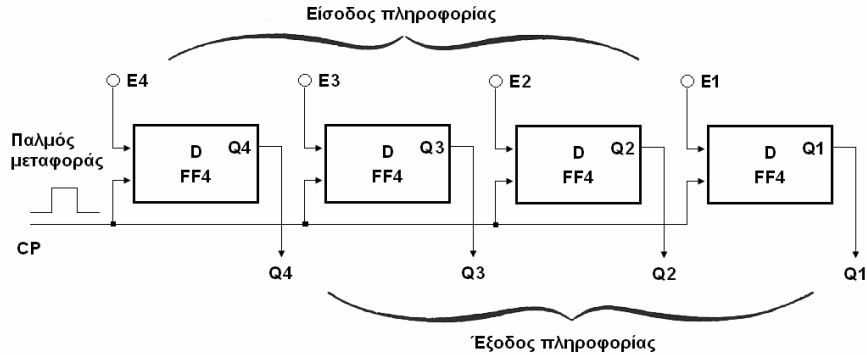
Ένας επεξεργαστής διαθέτει μεγάλο πλήθος καταχωρητών, το μήκος των οποίων (αριθμός *flip-flop*) είναι συνήθως ίσο με το μήκος της λέξης του επεξεργαστή.

Οι καταχωρητές χρησιμοποιούνται όπου απαιτείται προσωρινή αποθήκευση, όπως για παράδειγμα είναι η καταχώρηση δεδομένων και αποτελεσμάτων πράξεων, κατά τη λειτουργία της CPU ενός επεξεργαστή. Αντίθετα, για λειτουργίες μόνιμης αποθήκευσης χρησιμοποιούνται διάφοροι τύποι ημιαγωγικών μνημών (RAM, ROM, PROM κ.λπ.). Οι καταχωρητές διακρίνονται συνήθως σε:

- Στατικούς καταχωρητές
- Καταχωρητές ολίσθησης (shift register)

8.1.2 Στατικός καταχωρητής

Ένας καταχωρητής στον οποίο αποθηκεύουμε πληροφορία, την οποία μπορούμε να πάρουμε αργότερα. Στο σχ. 8.1 φαίνεται ένας καταχωρητής που αποτελείται από *flip-flop* τύπου D.



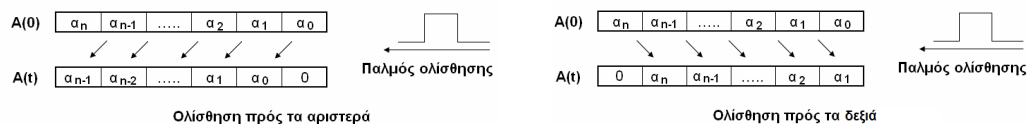
Σχήμα 8.1: Σχηματικό διάγραμμα στατικού καταχωρητή

Στη συγκεκριμένη περίπτωση ο καταχωρητής έχει μήκος 4 (αποτελείται από 4 *flip-flop*). Η πληροφορία που πρόκειται να αποθηκευτεί είναι 4-bit και εισάγεται (είσοδοι E1, E2, E3, E4). Όπως ήδη γνωρίζουμε απ' τη λειτουργία του D-*flip-flop*, η πληροφορία θα εμφανιστεί στις εξόδους Q1, Q2, Q3, Q4, όταν εφαρμοστεί ο παλμός ρολογιού CP (Εργαστηριακή άσκηση 7).

Ο παλμός αυτός λέγεται *παλμός μεταφοράς* στον καταχωρητή. Όλα τα *flip-flop* ενεργοποιούνται με τον ίδιο παλμό (*σύγχρονη λειτουργία*), δηλαδή τα δεδομένα οδηγούνται σε όλα τα *flip-flop* ταυτόχρονα.

8.1.3 Καταχωρητής ολίσθησης (shift register)

Ένας καταχωρητής που μπορεί να ολισθήσει (μετακινήσει) το περιεχόμενό του κατά μία θέση, κάθε φορά που εφαρμόζεται ένας παλμός ρολογιού (*παλμός ολίσθησης*). Ανάλογα με την κατασκευή του καταχωρητή, η ολίσθηση μπορεί να γίνει προς τα αριστερά, προς τα δεξιά, ή και προς τις δύο κατευθύνσεις (*αμφίδρομος καταχωρητής*).



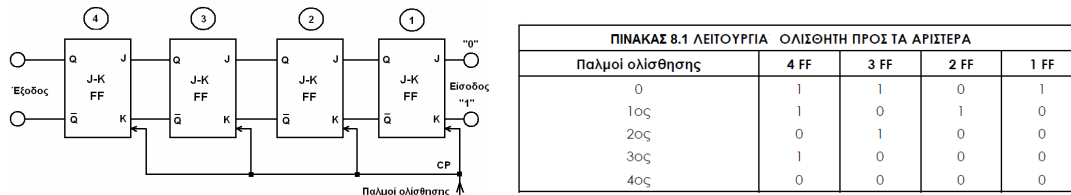
Σχήμα 8.2: Σχηματικό διάγραμμα ολίσθησης προς τα αριστερά και προς τα δεξιά

Όταν η ολίσθηση γίνεται προς τα αριστερά, τα τελευταία προς τα αριστερά ψηφία «χάνεται», ενώ το πρώτο προς τα δεξιά ψηφίο αντικαθίσταται με «0». Όταν η ολίσθηση γίνεται προς τα δεξιά «χάνεται» το πρώτο προς τα δεξιά ψηφίο και αντικαθίσταται με «0» το τελευταίο αριστερά ψηφία (σχ. 8.2).

Στο σχήμα 8.3 φαίνεται ένας καταχωρητής ολίσθησης προς τα αριστερά, κατασκευασμένος με JK *flip-flop*. Στις εισόδους του πρώτου *flip-flop* (FF1) δίνουμε $J=0$, $K=1$. Στην *εργαστηριακή άσκηση 7* είδαμε ότι, με την εφαρμογή του παλμού οι

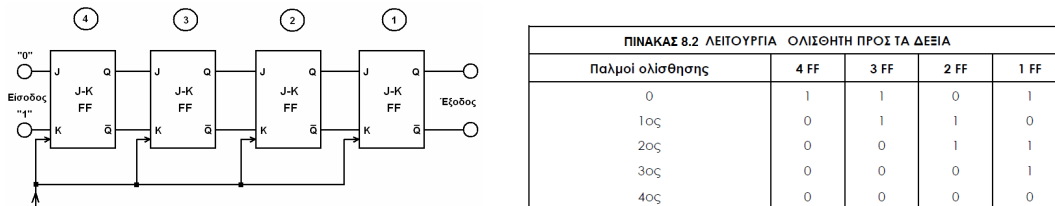
τιμές των εξόδων του FF1 θα είναι $Q1=0, \overline{Q1}=1$, δηλαδή το περιεχόμενο του ουσιαστικά μεταφέρεται στο FF2, που δίνει εξόδους $Q2=0, \overline{Q2}=1$. Έτσι, το περιεχόμενο κάθε *flip-flop* μεταφέρεται στο επόμενο, με κάθε παλμό, ενώ το περιεχόμενο του FF4 «χάνεται».

Προφανώς, μετά την εφαρμογή 4 παλμών ολίσθησης, το περιεχόμενο όλων των *flip-flop* γίνεται «0». Στον πίνακα 8.1 φαίνονται τα διαδοχικά στάδια ολίσθησης της ακολουθίας «1101», που θεωρούμε ότι αρχικά εισήχθη στον καταχωρητή.



Σχήμα 8.3: Σχηματικό διάγραμμα καταχωρητή ολίσθησης προς τα αριστερά και ο πίνακας λειτουργίας του.

Με τον ίδιο ακριβώς τρόπο λειτουργεί ο καταχωρητής ολίσθησης προς τα δεξιά (σχήμα 8.4).



Σχήμα 8.4: Σχηματικό διάγραμμα καταχωρητή ολίσθησης προς τα δεξιά και ο πίνακας λειτουργίας του.

Όταν ο καταχωρητής είναι κατασκευασμένος ώστε το ψηφίο που «χάνεται» κατά την ολίσθηση να αντικαθιστά το ψηφίο που μηδενίζεται, ο καταχωρητής ονομάζεται *κυκλικός*.

8.1.4 Είσοδος (φόρτωση) και έξοδος του καταχωρητή

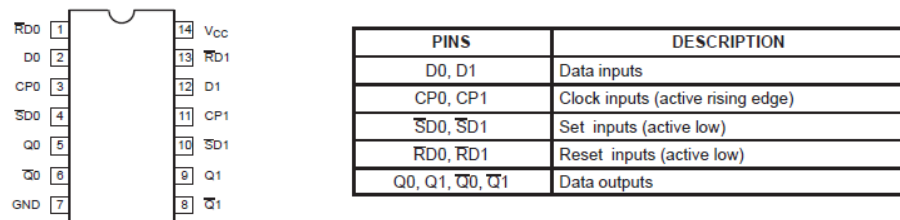
Ανάλογα με τον τρόπο τοποθέτησης των δεδομένων εισόδου και τον τρόπο εξόδου των περιεχομένων ενός καταχωρητή ολίσθησης μπορούμε να τους κατατάξουμε σε τέσσερις κατηγορίες:

- Σειριακής εισόδου-σειριακής εξόδου (serial-in, serial-out: **SISO**)
- Σειριακής εισόδου-παράλληλης εξόδου (serial-in, parallel-out: **SIPO**)
- Παράλληλης εισόδου-σειριακής εξόδου (parallel-in, serial-out: **PISO**)
- Παράλληλης εισόδου-παράλληλης εξόδου (parallel-in, parallel-out: **PIPO**)

8.1.5 Ολοκληρωμένα κυκλώματα που θα χρησιμοποιηθούν

8.1.5.1 7474 D Flip-Flop

Το ολοκληρωμένο κύκλωμα που θα χρησιμοποιηθεί στο εργαστήριο είναι το 7474, που περιέχει δύο ακμοπυροδότητα (θετικής ακμής) D flip-flop. Κάθε flip-flop διαθέτει εισόδους D (data), C (clock), set (PRESET) και reset (CLEAR), καθώς και δύο εξόδους, συμπληρωματικές μεταξύ τους. Οι εισοδοί λειτουργούν ανεξάρτητα απ' την είσοδο του ρολογιού. Όταν οι εισοδοί set και reset βρίσκονται σε τιμή 1, η τιμή της εισόδου D οδηγείται στις εξόδους Q , \bar{Q} , κατά τη μετάβαση του παλμού ρολογιού απ' το 0 στο 1 (θετική ακμή). Η τιμή της εισόδου πρέπει να είναι καθορισμένη πριν τη μετάβαση του παλμού, ώστε να λειτουργήσει σωστά το κύκλωμα (σχ. 8.5).



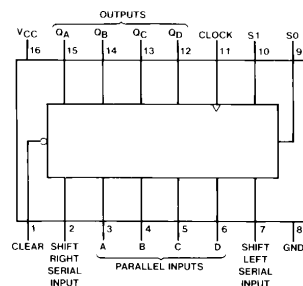
Σχήμα 8.5 D flip-flop(ολοκληρωμένο 7474) και περιγραφή των ακροδεκτών

8.1.5.2 Γενικός καταχωρητής ολίσθησης 4-bit 74194

Το ολοκληρωμένο κύκλωμα 74194 (σχ. 8.6) δίνει τη δυνατότητα λειτουργίας παράλληλης εισόδου, παράλληλης εξόδου, ολίσθησης προς τα δεξιά και προς τα αριστερά (με αντίστοιχες εισόδους επιλογής), καθώς και μια είσοδο clear για διαγραφή δεδομένων. Οι τρόποι λειτουργίας είναι οι εξής:

- Παράλληλη φόρτωση
- Δεξιά ολίσθηση
- Αριστερή ολίσθηση
- Αναστολή λειτουργίας (αδράνεια)

Η σύγχρονη παράλληλη φόρτωση επιτυγχάνεται με εισαγωγή πληροφορίας 4-bit και με τις εισόδους επιλογής λειτουργίας S0 και S1 σε τιμή/κατάσταση HIGH (λογικό «1»). Τα δεδομένα οδηγούνται στα αντίστοιχα flip-flop και εμφανίζονται στις εξόδους, με την θετική ακμή του εφαρμοζόμενου παλμού ρολογιού. Κατά τη φόρτωση αναστέλλεται η σειριακή ροή δεδομένων. Η ολίσθηση προς τα δεξιά επιτυγχάνεται κατά τη θετική ακμή του παλμού, όταν η είσοδος S0=«1» και η S1=«0». Αντίστοιχα για S0=«0» και S1=«1» επιτυγχάνεται ολίσθηση προς τα αριστερά.



Σχήμα 8.6 Σχηματικό διάγραμμα καταχωρητής ολίσθησης 74194 και περιγραφή των ακροδεκτών

8.2 Εργαστηριακό μέρος

8.2.1 Έλεγχος λειτουργίας PRESET – CLEAR στο D flip-flop (IC 7474)

Τοποθετήστε στο raster το ολοκληρωμένο κύκλωμα 7474. Το ολοκληρωμένο διαθέτει δύο D flip-flop, απ' τα οποία θα χρησιμοποιήσετε το ένα (σχ. 8.7). Η είσοδος PR (ακροδέκτης 4) φέρνει το κύκλωμα σε κατάσταση set, ενώ η CLR (ακροδέκτης 1) «καθαρίζει» το κύκλωμα (το φέρνει σε κατάσταση reset). Για να κατανοήσετε τις λειτουργίες PRESET και CLEAR συμπληρώστε τον πίνακα:

Σε ποιες περιπτώσεις, σύμφωνα με τα αποτελέσματα που συνοψίζονται στον πίνακα, υλοποιείται η λειτουργία PRESET και σε ποιες η λειτουργία CLEAR;

.....

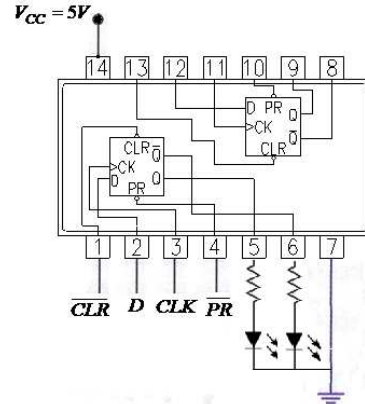
Σημείωση:

Για να λειτουργεί ομαλά ένα σύστημα που περιλαμβάνει flip-flop του προηγούμενου τύπου, οι είσοδοι PRESET και CLEAR πρέπει να παραμένουν σε κατάσταση HIGH (τιμή λογικό «1»).

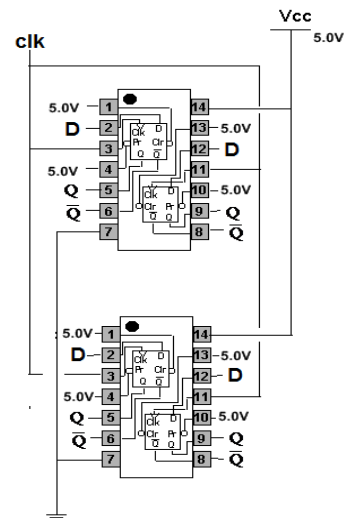
Η τιμή στην είσοδο D θα πρέπει να ορίζεται πριν να οδηγηθεί στο κύκλωμα η τιμή της εισόδου CLK.

8.2.1 Υλοποίηση στατικού καταχωρητή 4-bit με D flip-flop (IC 7474)

Κάθε ολοκληρωμένο κύκλωμα 7474 περιέχει δύο D flip-flop, συνεπώς θα χρησιμοποιήσουμε 2 τέτοια κυκλώματα. Κατασκευάστε στο raster το κύκλωμα που φαίνεται δίπλα και συμπληρώστε τον αντίστοιχο πίνακα λειτουργίας



\overline{PR}	\overline{CLR}	CLK	D	Q	\overline{Q}
L	H	L	L		
		L	H		
		H	L		
		H	H		
H	L	L	L		
		L	H		
		H	L		
		H	H		
L	L	L	L		
		L	H		
		H	L		
		H	H		
H	H	↑	H		
		↑	L		
		L	H		
			L		

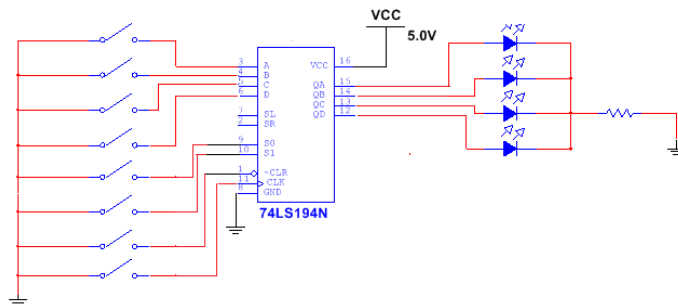


\overline{clr}	\overline{Pr}	clk	A	B	C	D	Q_A	Q_B	Q_C	Q_D
H	H	↑	0	0	0	0				
			0	0	0	1				
			0	0	1	0				
			0	0	1	1				
			0	1	0	0				
			0	1	0	1				
			0	1	1	0				
			0	1	1	1				
			1	0	0	0				
			1	0	0	1				
			1	0	1	0				
			1	0	1	1				
			1	1	0	0				
			1	1	0	1				
			1	1	1	0				
1	1	1	1							
L	H	x	1	1	1	1				

8.3.1 Γενικός καταχωρητής ολίσθησης (IC 74194)

Υλοποιήστε το κύκλωμα που φαίνεται δίπλα για το ολοκληρωμένο 74194.

Δώστε ως είσοδο $A=1$, $B=0$, $C=1$, $D=1$. Η διαδικασία παράλληλης φόρτωσης είναι η εξής:



1. Δώστε $\overline{clr} = 1$
2. Δώστε $S0 = 1, S1 = 1$
3. Δώστε $clk = \uparrow$
4. Η ακολουθία $ABCD$ εμφανίζεται στην έξοδο $Q_A Q_B Q_C Q_D$.
5. Ελέγξτε τη λειτουργία της εισόδου CLEAR, θέτοντας $\overline{clr} = 0$. Επαναφέρετε την αρχική ακολουθία στην είσοδο, ακολουθώντας τα βήματα 1-4.

